

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020000035351 A
(43)Date of publication of application: 26.06.2000

(21)Application number: 1019990049514
(22)Date of filing: 09.11.1999
(30)Priority: 12.11.1998 US 98 190586

(71)Applicant: DOW CORNING CORPORATION
(72)Inventor: ADAMS GARY HAMILTON
DEGROOT JON VIERLING JR
MILLER PATRICK JOHN
STAFFORD CHRISTOPHER
ALLEN

(51)Int. Cl. C01B 33/021

(54) METHOD FOR DENSIFYING PARTICULATE SILICA

(57) Abstract:

PURPOSE: A method for densifying particulate silica and a method for compounding a curable silicone composition comprising a reinforcing silica filler are provided, which is particularly useful for silica to be used as a continuous feed to a compounding apparatus for preparing curable silicone compositions by using an apparatus being comprised of a screw feeder (8) having a thread (10) and extending in a horizontal direction and a number of sections (2-7) arranged in succession along the screw feeder (8) length so as to subject the particulate silica to a succession of operations.

CONSTITUTION: A method for densifying particulate silica comprising feeding particulate silica to a compacting apparatus comprising in combination a screw feeder (8) having a thread (10) and extending in a horizontal direction and a number of sections (2-7) arrayed in succession along the screw feeder length so as to subject the particulate silica to a succession of operations, the sections comprising: a) a feeding section (2) extending into a source chamber (1) for drawing particulate solids from the source chamber (1) into the compacting apparatus; b) a feed seal section (3), adjacent the feeding section (2) where the screw feeder (8) therein has a screw pitch the same as in the adjacent portion of the feeding section (2); c) a conveying section (4) adjacent to the feed seal section (3) where the screw feeder thread has a pitch greater than that in the feed seal section (3) to provide greater solids-moving capacity than the feed seal section (3); d) a recirculating section (5) adjacent the conveying section (4) where the screw feeder thread has substantially the same pitch as in the conveying section (4); e) a high pressure section (6) where the screw feeder thread has substantially the same pitch as in the recirculating section (5); f) a recirculation chamber (12) through which the screw feeder (8) extends; and g) a hinge mounted preloaded cover (17) in yieldable sealing engagement with the output end of the high pressure shroud (15) to permit densified particulate silica pressurized by the high pressure section (6) to emerge under pressure from the high pressure shroud (15).

COPYRIGHT 2000 KIPO

Legal Status

BEST AVAILABLE COPY

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁷
H01L 21/283

(45) 공고일자 2003년12월01일
(11) 등록번호 10-0407682
(24) 등록일자 2003년11월19일

(21) 출원번호	10-2000-0035351	(65) 공개번호	특2002-0000461
(22) 출원일자	2000년06월26일	(43) 공개일자	2002년01월05일

(73) 특허권자 주식회사 하이닉스반도체
경기 이천시 부발읍 아미리 산136-1

(72) 발명자 표성규
경기도이천시창전동현대아파트1차102동1203호

(74) 대리인 신영무
최승민

심사관 : 김종찬

(54) 반도체 소자의 금속배선 형성방법

요약

본 발명은 반도체 소자의 금속배선 형성방법에 관한 것으로, 다마신 공정에 의하여 다마신 패턴을 형성하고, 확산장벽을 형성하며, 스핀-온 공정에 의해 구리 전구체를 증착하며, 베이킹 공정에 의해 구리 박막을 형성하고, 수소 환원 어닐 공정과 동시에 강제 매립 공정에 의해 상기 다마신 패턴을 매립하고, 화학적 기계적 연마법에 의해 구리배선을 형성함으로써, 스핀-온 공정을 도입하여 수소 환원 어닐법과 강제 매립을 동시에 진행하여 시드층 공정 없이 구리배선을 형성함으로써 공정의 단순화를 기하고 제조단가를 감소시키며 용이하게 구리배선을 형성할 수 있다.

대표도

도 1f

색인어

금속배선, 구리배선, 구리 전구체

명세서

도면의 간단한 설명

도 1a 내지 도 1f는 본 발명에 따른 반도체 소자의 금속배선 형성방법을 설명하기 위한 단면도.

* 도면의 주요부분에 대한 부호의 설명 *

1:기판 2:층간절연막

3:다마신 패턴 4:확산장벽층

5a:스핀-온 구리층 5b:다공성 구리층

5c:구리박막 6:구리배선

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 소자의 금속배선 형성방법에 관한 것으로, 특히 셀렉티브 구리 배선을 형성하는 반도체소자의 금속 배선 형성방법에 관한 것이다.

반도체 소자를 형성함에 있어서, 구리박막은 알루미늄에 비해 녹는점이 높아 전기적이동(electro-migration)에 대한 저항이 커서 반도체 소자의 신뢰성을 향상시키고 비저항이 낮아 신호전달 속도를 증가시킬 수 있어, 구리박막의 형성 기술은 고속 소자 및 고집적 소자에서 필요한 기술이다.

현재의 구리박막 증착법은 전해 증착법(electro plating)법을 이용하여 증착이 진행되고 있으나 전해증착법은 복잡한 화학적 성질로 인하여 공정단가가 상승하고 시드(seed)층 증착공정에 매우 민감하여 최적조건 설정에 어려움이 따르고 있다. 즉, 시드층을 따라서 흐르는 전자장에 의해 구리 이온이 이동하여 증착되게 되는데, 시드층이 불균일하게 증착될 경우 포텐셜 드롭이 발생하여 불균일한 전해증착이 일어나서 비아(via) 및 트렌치(trench) 구조에서 보이드(void)가 발생하여 구리배선 특성을 저하시키는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명은, 시드층의 형성없이 구리배선을 형성할 수 있는 반도체 소자의 금속배선 형성방법을 제공하는데 그 목적이 있다.

이러한 목적을 달성하기 위한 본 발명에 따른 반도체 소자의 금속배선 형성방법은, 층간 절연막에 다마신 패턴이 형성된 기판이 제공되는 단계, 상기 다마신 패턴이 형성된 전체 구조상에 확산 장벽층을 형성하는 단계, 상기 확산 장벽층 상에 스핀-온 공정에 의해 구리 전구체를 증착하는 단계, 상기 구리 전구체를 베이킹 공정에 의해 다공성 구리층으로 변화시키는 단계, 상기 다공성 구리층에 수소 환원 어닐 공정 및 강제 매립 공정을 실시하여 상기 다마신 패턴이 완전히 매립된 구리박막을 형성하는 단계, 화학적 기계적 연마법에 의해 상기 구리층을 연마하여 구리배선을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

발명의 구성 및 작용

이하, 본 발명을 첨부된 도면을 참조하여 상세히 설명하도록 한다.

도 1a 내지 도 1f는 본 발명에 따른 반도체 소자의 금속배선 형성방법을 설명하기 위한 단면도이다.

도 1a를 참조하면, 반도체 소자를 형성하기 위한 여러 요소가 형성된 기판(1) 상부에 층간 절연막(2)을 형성하고, 싱글 다마신(single damascene) 혹은 듀얼 다마신(dual damascene)법으로 비아(via) 및/또는 트렌치(trench)로 이루어진 다마신 패턴(3)을 형성한다. 이후 다마신 패턴(3) 형성시에 발생된 부산물을 제거하기 위해 클리닝(cleaning)을 실시한다.

상기에서, 층간절연막(2)은 스핀-온 혹은 화학적 기상 증착법(CVD)에 의하여 저유전 상수를 갖는 절연물질로 형성하여, 콘택/라인 형성 후 클리닝 공정은 하지층이 텅스텐, 알루미늄등의 금속일 경우에는 RF플라즈마의 이용이 가능하다. 그리고 하지층이 구리일 경우에는 리액티브 클리닝(reactive cleaning)법을 적용한다.

도 1b를 참조하면, 확산장벽층(barrier metal; 4)을 형성한다. 이때 확산장벽층(4)으로는 이온화된 PVD, CVD 및 MOCVD공정에 의한 TiN 박막 혹은 이온화된 PVD Ta 및 PVD TaN, CVD Ta, CVD TaN, CVD WN, PVD TiAlN, PVD TiSiN, PVD TaSiN, CVD TiAlN, CVD TiSiN, CVD TaSiN 박막의 적용이 가능하다.

도 1c를 참조하면, 구리 전구체(Cu precursor)를 -10℃ 내지 100℃의 범위에서 100 내지 5000rpm의 속도로 스핀-온 증착하여 1.0 내지 1.5μm의 두께로 스핀-온 구리층(5a)을 형성한다.

상기에서, 스핀-온 증착시 초기 1 내지 10초 사이에는 최고속도인 5000rpm의 속도로 스핀-온 증착한다.

도 1d를 참조하면, 스핀-온 구리층(5a)의 폴리머 성분을 제거하기 위하여 수소분위기 하에서 200℃ 내지 500℃의 온도영역에서 베이킹(baking)을 실시하는데, 단일 스텝 혹은 다단계 스텝으로 실시한다. 단일 스텝일 경우에는 200℃ 내지 500℃의 영역의 한 온도에서 1초 내지 10분 동안 베이킹을 실시하며, 다단계 스텝에서는 200℃ 내지 500℃ 영역의 여러 온도에서 1초 내지 10분 동안 베이킹을 실시한다.

상술한 베이킹시에는 H₂만을 적용하거나 H₂+Ar(0-95%) 혹은 H₂+N₂(0-95%)등과 같은 수소 혼합기체를 이용하여 수소분위기를 형성하며 1분 내지 3시간동안 베이킹을 실시한다. 베이킹을 실시하게 되면 스핀-온 구리층(5a)는 다공성 막질이 되고 일부는 구리 산화막 형태로 존재하는 다공성 구리층(5b)이 된다.

도 1e를 참조하면, 수소 치환 어닐(hydrogen reduction annealing) 공정과 동시에 강제 매립 공정으로 다공성 구리층(5b)의 밀도를 높이고 구리 산화막을 제거하여 구리박막(5c)을 형성한다. 수소 치환 어닐 공정은 수소 분위기하에서 200℃ 내지 500℃의 온도영역에서 1분 내지 10분 동안 치환 어닐링을 행하는 것이며, 포스 파일링 공정은 0.1MPa 내지 100MPa의 압력으로 행한다.

이때 포스 파일링 공정은 단일 스텝, 다단계스텝 또는 사인곡선형 압력으로 1내지 10회 행하는데, 단일 스텝 및 다단계 스텝을 이용하여 압력을 가할 때 단일가스 및 혼합가스의 사용이 가능하며, 다단계스텝을 이용하는 경우는 먼저 수소 단일 가스를 이용하거나 수소, 아르곤 및 헬륨 등의 혼합가스를 이용하여 처리한 후, 수소가스를 이용하여 최종 처리를 한다.

도 1f를 참조하면, 화학적 기계적 연마법(chemical mechanical polishing)으로 층간 절연막(2)의 표면이 노출될 때까지 구리박막(5c) 및 확산장벽층(4)을 연마한 후 포스트 클리닝(post cleaning)을 실시하여 다마신 패턴(3)내에 구리 배선(6)을 형성한다.

발명의 효과

상술한 바와 같이, 본 발명은 스핀-온 공정을 도입하여 수소 환원 어닐(hydrogen reduction anneal)법과 강제 매립(force fill)을 동시에 진행하여 시드층 공정 없이 구리배선을 형성함으로써 공정의 단순화를 기하고 제조단가를 감소시키며 용이하게 구리배선을 형성할 수 있다.

(57) 청구의 범위

청구항 1.

층간 절연막에 다마신 패턴이 형성된 기판이 제공되는 단계,
상기 다마신 패턴을 포함한 전체 구조상에 확산 장벽층을 형성하는 단계,
상기 다마신 패턴이 매립되도록 스핀-온 공정으로 구리 전구체를 증착하는 단계,
베이킹 공정을 실시하여 상기 구리 전구체를 다공성 구리층으로 변화시키는 단계,
수소 환원 어닐 공정 및 강제 매립 공정을 실시하여 상기 다공성 구리층을 구리박막으로 형성하는 단계,
화학적 기계적 연마 공정으로 상기 층간 절연막 상의 상기 구리박막을 연마하여 상기 다마신 패턴에 구리배선을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 2.

제 1 항에 있어서,
상기 층간절연막은 스핀-온 공정 및 화학적 기상증착법중 어느 하나의 공정에 의해 저유전율을 갖는 절연물질로 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 3.

제 1 항에 있어서,
상기 구리전구체는 -10℃ 내지 100℃의 범위내에서 100 내지 5000 rpm의 속도로 스핀-온 증착하되 1.0 내지 1.5 μm 의 두께로 증착하고, 초기 1 내지 10초 사이에는 최고속도를 유지하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 4.

제 1 항에 있어서,
상기 베이킹 공정의 온도범위는 200℃ 내지 500℃인 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 5.

제 4 항에 있어서,
상기 베이킹 공정은 200℃ 내지 500℃ 영역의 어느 한 온도에서 1초 내지 10분 동안 실시하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 6.

제 4 항에 있어서,
상기 베이킹 공정은 1초 내지 10분 동안 200℃ 내지 500℃ 영역의 여러 온도에서 다단계로 실시하는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 7.

제 1 항에 있어서,
상기 베이킹 공정은 H_2 , $\text{H}_2 + \text{Ar}(0-95\%)$ 및 $\text{H}_2 + \text{N}_2(0-95\%)$ 중 어느 한 분위기에서 1분 내지 3시간 동안 실시되는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 8.

제 1 항에 있어서,
상기 수소 환원 어닐 공정은 상기 베이킹 공정후 연속적으로 실시되며 200℃ 내지 500℃의 온도영역에서 1분 내지 10분 동안 실시되는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 9.

제 1 항에 있어서,
상기 강제 매립 공정은 0.1MPa 내지 100MPa 영역에서 어느 한 압력을 설정하여 실시되는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

청구항 10.

제 1 항에 있어서,

상기 강제 매립 공정은 수소 단일 가스 혹은 수소, 아르곤 및 헬륨 혼합가스 중 어느 하나의 분위기에서 이루어지는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

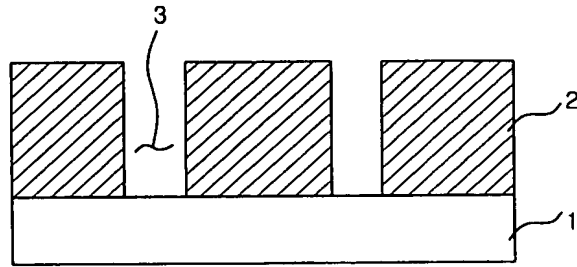
청구항 11.

제 1 항에 있어서,

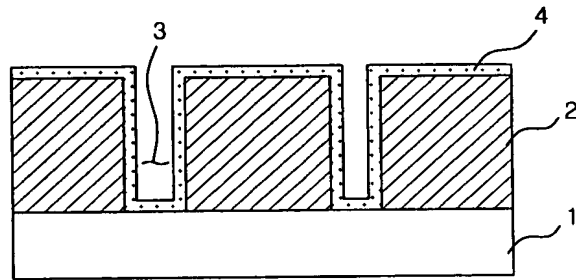
상기 수소 환원 어닐 공정 및 강제 매립 공정은 1 내지 10회 반복적으로 이루어지는 것을 특징으로 하는 반도체 소자의 금속배선 형성방법.

도면

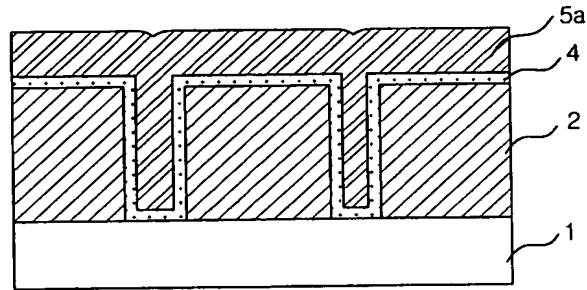
도면 1a



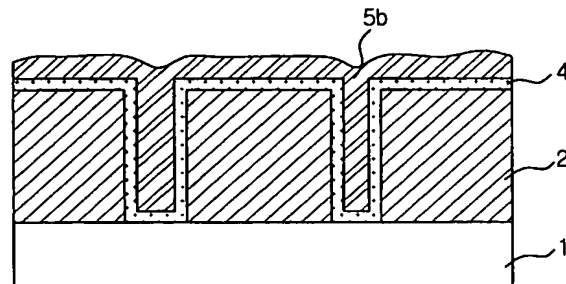
도면 1b



도면 1c

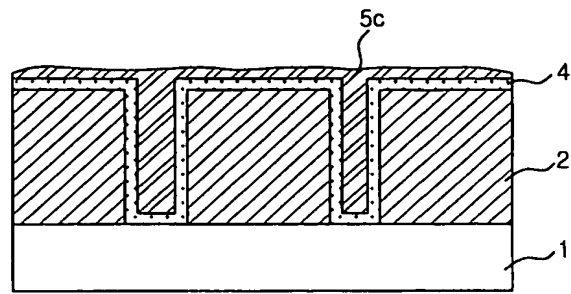


도면 1d

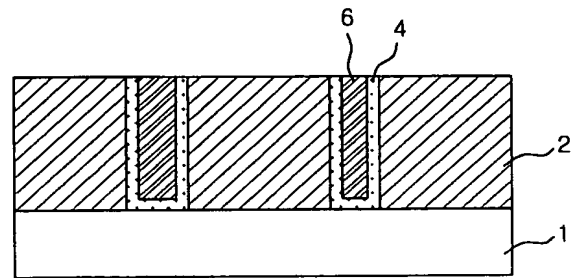


BEST AVAILABLE COPY

도면 1e



도면 1f



BEST AVAILABLE COPY